

## MEMBUF仕様関連

メモリ容量	8Mbit
対応DAC	MODEセレクトによってPHILIPS系とそれ以外を選択可能FN1424 PCM1794 WM8741PHILIPS系のDAC TDA1543 TDA1541
対応周波数	44.1k、48k、88.2k、96k、192kに対応 32kには対応しません
周波数判別	サンプリング周波数は自動追従、実際のLRCKの長さをカウントするので確実、周波数は3bitのLEDで表示
入力部	CS8416フィルター部にはAUDIOグレードの部品対応
電源基板サイズ	各部品毎にLED電源対応、5V、3.3V、1.2V完全LED電源対応 141 × 89mm
電源入力	電源電圧8V(-0.5V+1V)、電流200mA MAX
信号入力	入力光1系統3同軸、光は5V入力も対応
搭載水晶発振器	22.579MHz(44.1k系)、49.152MHz(48k系)
水晶発振器動作確認	水晶発振器22.579MHz(44.1k系) LED9、49.152MHz(48k系) LED14の動作確認用LED搭載
メモリ深度	深度選択JPにてスルー、2M、4M、8Mbit切り替え可能
層構成	4層(3層目はGNDプレーン)
出力信号	3系統(LRCK、DATA、BCK、MCK) 3.3V2系統5V1系、統最大3台のDACを同時に駆動出来る、マルチには便利かも
出力フォーマット	スタンダード24bit右詰め、スタンダード24bit左詰め、24bit I2Sに対応
De-Emphasis	JP7にて有効、無効の選択あり
jinsonさんのDAC対応	jinsonさんのこれまでに出した全てのDACに対応
5V出力	5V系のDACにも対応、5V専用出力あり、jinsonさんのDACは5Vに接続

## ジャンパー設定

Serial Port Format選択 (RESET解除タイミングで判別)

JP8	JP4	説明
L(下)	L(下)	スタンダード左詰(私はこのモードのDACを持っていないので未確認)
L(下)	H(上)	I2S 24bit (PHILIPS系のDAC TDA1543 TDA1541)
H(上)	L(下)	スタンダード右詰め(一般的なDAC、FN1424 PCM1794 WM8741)
H(上)	H(上)	AES3(私はこのモードで仕様しないので未確認)

RMCKのfs選択 (RESET解除タイミングで判別)

JP5	説明
L(下)	256fs(通常こちらに設定して使用して下さい)
H(上)	128fs

De-Emphasis選択 (RESET解除タイミングで判別)

JP7	説明
L(下)	De-Emphasisは無効
H(上)	Emphasisされたソースを検出したら自動的にDe-Emphasis

入力選択

JP2	JP1	説明
H(無し)	H(無し)	IN1 (光専用5V 3.3V対応)
H(無し)	L(有り)	IN2
L(有り)	H(無し)	IN3
L(有り)	L(有り)	IN4 (シルク表記無しCN3の下側)

RXNの処理

JP3	説明
L(有り)	RXNを直接GNDに落としたい場合
H(無し)	通常はこちら

入力の処理

JP16	説明
L(有り)	入力の片側をGNDに落とす(通常はこちら)
H(無し)	入力の片側をOPENにする

メモリの深度

JP14	JP15	説明
L(有り)	L(有り)	スルーモード(入ってきた信号をMEMBUFに書き込まずそのまま出力)
L(有り)	H(無し)	1Mbitデータが溜まったら再生開始
H(無し)	L(有り)	2Mbitデータが溜まったら再生開始
H(無し)	H(無し)	4Mbitデータが溜まったら再生開始

モード設定 JP12, JP13は未使用なのでジャンパーピン無し

JP12	JP11	JP10	説明				CN5				PHILIPS系のDAC TDA1543 TDA1541 WM8741モード FN1424 PCM1794 FN1424 PCM1794 PHILIPS系のDAC TDA1543 TDA1541 WM8741モード FN1424 PCM1794 FN1424 PCM1794	
			CN4.6									
			LRCK	SCLK	SDATA	RMCK	LRCK	SCLK	SDATA	RMCK		
L(有り)	L(有り)	L(有り)	LRCK	SCLK	SDATA	RMCK	LRCK	SCLK	SDATA	RMCK		
L(有り)	L(有り)	H(無し)	LRCK	SCLK	SDATA	RMCK	LRCK	SCLK	SDATA	OSR		
L(有り)	H(無し)	L(有り)	LRCK	SCLK	SDATA	RMCK	LRCK	SCLK	SDATA	RMCK		
L(有り)	H(無し)	H(無し)	LRCK	SCLK	SDATA	RMCK	LRCK	SCLK	SDATA	RMCK		
H(無し)	L(有り)	L(有り)	LRCK	SCLK	SDATA	RMCK	周波数信号			RMCK		
H(無し)	L(有り)	H(無し)	LRCK	SCLK	SDATA	RMCK	周波数信号			OSR		
H(無し)	H(無し)	L(有り)	LRCK	SCLK	SDATA	RMCK	周波数信号			RMCK		
H(無し)	H(無し)	H(無し)	LRCK	SCLK	SDATA	RMCK	周波数信号			RMCK		

周波数信号の内容

LRCK	SCLK	SDATA	
L	L	L	out of range
L	H	L	44.1kHz
L	H	H	48kHz
H	L	L	88.2kHz
H	L	H	96kHz
H	H	L	176.4kHz
H	H	H	192kHz

スルーモード時、及び176.4kHz時は、H部分は約1秒間隔でH、Lをトグル

JPによる電源セレクト

LEDと3端子レギュレータはJP部分にシルク表示してあります

JP9	FPGA3.3V系
左	3端子レギュレータ(最初はこちらで動作確認)
右	LED電源

JP17	FPGA1.2V系
右	LED電源
左	3端子レギュレータ(最初はこちらで動作確認)

JP18	5V系
上	LED電源
下	3端子レギュレータ(最初はこちらで動作確認)

JP19	X2とX4の3.3V系電源
上	LED電源
下	3端子レギュレータ(最初はこちらで動作確認)

JP20	X1とX3の3.3V系電源
上	3端子レギュレータ(最初はこちらで動作確認)
下	LED電源

JP21	CS8416の3.3V系電源
右	3端子レギュレータ(最初はこちらで動作確認)
左	LED電源

JP22	メモリ(IS61LV51216)
上	LED電源
下	3端子レギュレータ(最初はこちらで動作確認)

光入力の切り替え

JP23	
上	ダイレクト(通常はこちら、5Vの光受光素子を使う場合は下)
下	バッファアウト

FN1242 PCM1794を使う場合の例

JP1	無し	
JP2	無し	
JP3	無し	
JP4	下	
JP5	下	
JP6	欠番	
JP7	上	
JP8	上	
JP9	左	
JP10	無し	
JP11	無し	
JP12	無し	
JP13	無し	
JP14	無し	メモリの深度は4Mbit
JP15	無し	メモリの深度は4Mbit
JP16	有り	入力片側をGNDに落とす
JP17	左	3端子レギュレータ
JP18	下	3端子レギュレータ
JP19	下	3端子レギュレータ
JP20	上	3端子レギュレータ
JP21	右	3端子レギュレータ
JP22	下	3端子レギュレータ
JP23	下	3端子レギュレータ

WM8741を使う場合の例

JP1	無し	
JP2	無し	
JP3	無し	
JP4	下	
JP5	下	
JP6	欠番	
JP7	上	
JP8	上	
JP9	左	
JP10	無し	
JP11	有り	
JP12	無し	
JP13	無し	
JP14	無し	メモリの深度は4Mbit
JP15	無し	メモリの深度は4Mbit
JP16	有り	入力片側をGNDに落とす
JP17	左	3端子レギュレータ
JP18	下	3端子レギュレータ
JP19	下	3端子レギュレータ
JP20	上	3端子レギュレータ
JP21	右	3端子レギュレータ
JP22	下	3端子レギュレータ
JP23	下	3端子レギュレータ

PHILIPS系のDAC TDA1543 TDA1541を使う場合の例

JP1	無し	
JP2	無し	
JP3	無し	
JP4	上	I2S
JP5	上	256fs
JP6	欠番	
JP7	下	Emphasisされたソースを検出したら自動的にDe-Emphasis
JP8	下	I2S
JP9	左	3端子レギュレータ
JP10	有り	
JP11	有り	
JP12	有り	
JP13	無し	
JP14	無し	メモリの深度は4Mbit
JP15	無し	メモリの深度は4Mbit
JP16	有り	入力片側をGNDに落とす
JP17	左	3端子レギュレータ
JP18	下	3端子レギュレータ
JP19	下	3端子レギュレータ
JP20	上	3端子レギュレータ
JP21	右	3端子レギュレータ
JP22	下	3端子レギュレータ
JP23	下	3端子レギュレータ

## LEDの表示関連

### 周波数表示

LED6	LED7	LED8	
消灯	消灯	消灯	out of range
消灯	消灯	点灯	32kHz
消灯	点灯	消灯	44.1kHz
消灯	点灯	点灯	48kHz
点灯	消灯	消灯	88.2kHz
点灯	消灯	点灯	96kHz
点灯	点灯	消灯	176.4kHz
点灯	点灯	点灯	192kHz

### 動作確認

LED9  
ゆっくり点滅 44.1K系正常

LED14  
LED9より  
少し早く点滅 48K系正常

コレキクロックを使用した場合は消灯

### FPGAコンフィグ確認

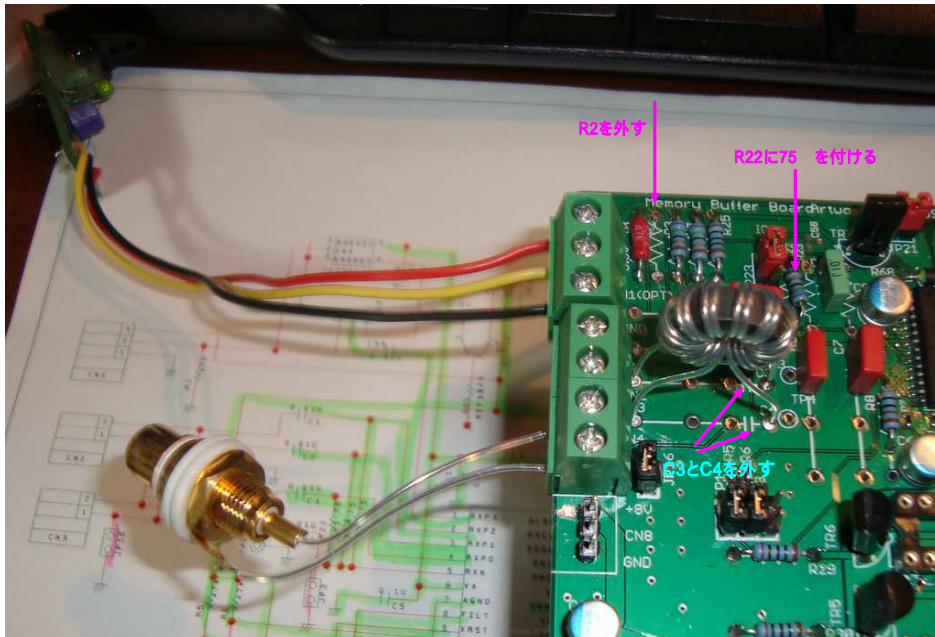
LED13 電源ON後点灯 FPGA設定完了

### その他

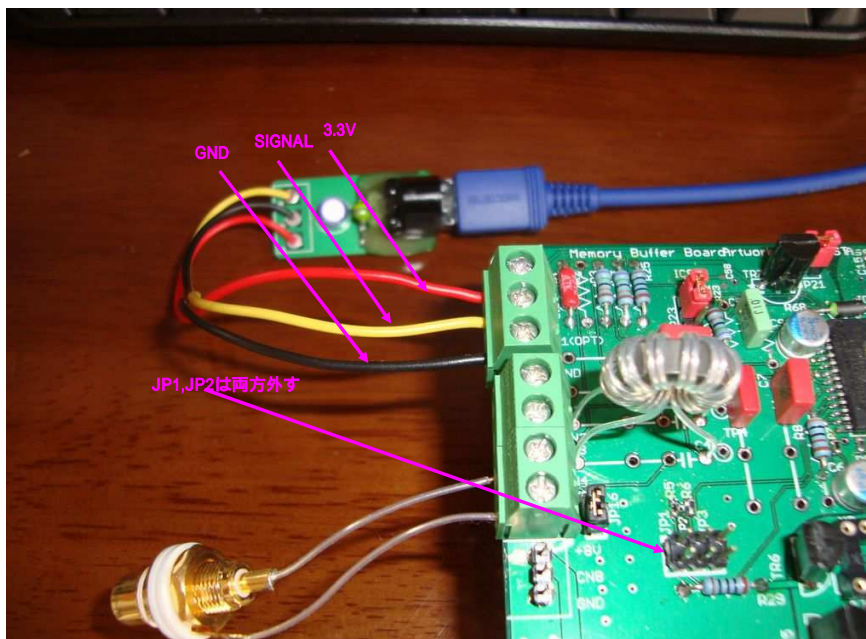
CN4.5.6に出力するRMCKはそれぞれのDACに対応してfsを調整しています。  
スルーモードでの正常な動作を保証するため、JP5では必ず256fsを選択して下さい。

## 入力周り接続方法

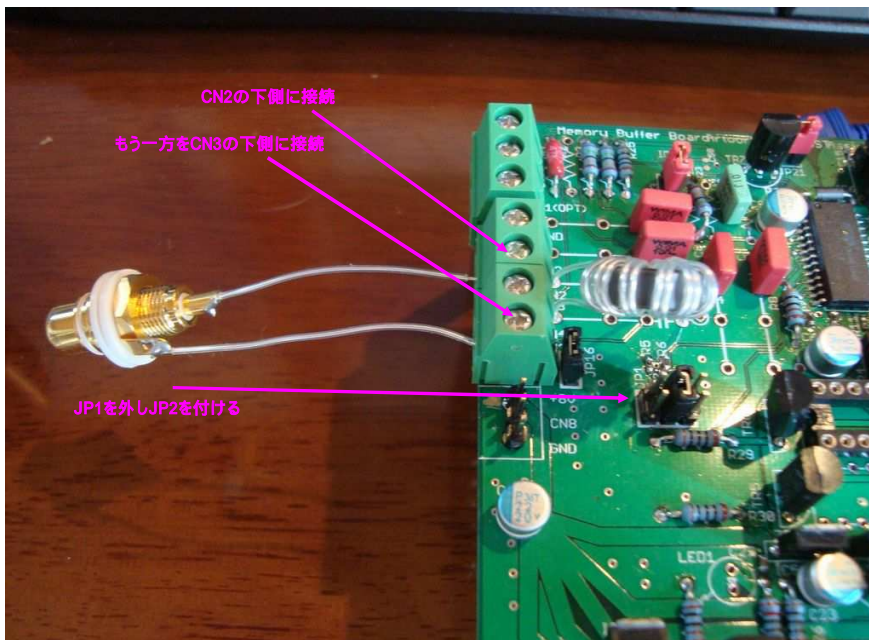
IN4とRXNを使用してバルストランス入力にした場合  
分り易いようにバルストランスの足は長くしてあります。  
C3,C4を外します  
R2を外します  
R22に75Ωの抵抗を付けます



光入力を使う場合  
CN1のpin配置は上から電源(3.3V)、信号、GNDです。5Vの受光素子を使う場合電源をIC2の20番pinから取って下さい。

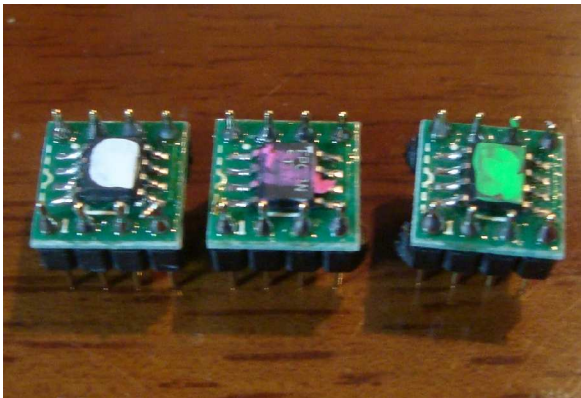


IN3を使ってごく普通に同軸接続した場合



### ROMの種類

白が標準(ユニバーサルタイプ) ピンクがコレクキリ22M 緑がコレクキリ11M



シルクの見えにくい所を図示しました。IC6の左側IC7の上にあるコイルのシルクがR68です、回路図上はL3です。  
LED14とR36にマーキングしてあるのは隣の部品とぶつかりやすいので注意してくださいという意味です。

